

文章编号: 1007-2780(2012)02-0212-05

基于 SOPC 的 TFT 液晶显示屏驱动控制器

孙之旭¹, 张传胜²

(1. 中国计量科学研究院, 北京 100013, E-mail: shunzhixu1959@163.com;

2. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033)

摘 要: 设计并实现了一种采用 FPGA 作为驱动器载体的通用可编程 TFT-LCM, 通过在 FPGA 器件中设置软核处理器(SOPC)连接上位机和液晶屏, 利用 SOPC 接收上位机发送的液晶屏规格参数, 并由 SOPC 中的自适应程序解算获得各输出引脚驱动时序和电平, 实现对任意 TFT 液晶屏的驱动。通过应用实践表明, 该通用可编程 TFT-LCM 避免了传统 TFT-LCM 只能适用于固定 TFT 液晶屏的缺点, 可广泛应用在各种需要 TFT 显示屏的场合。

关 键 词: 显示控制器; 现场可编程门阵列; 软核处理器

中图分类号: TN27 **文献标识码:** A **DOI:** 10.3788/YJYXS20122702.0212

Controller for TFT LCD Driver Based on SOPC

SUN Zhi-xu¹, ZHANG Chuan-sheng²

(1. National Institute of Metrology, Beijing 100013, China, E-mail: shunzhixu1959@163.com;

(2. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Science, Changchun 130033, China)

Abstract: A universal programmable TFT-LCM is designed and realized by using FPGA as driving carrier. Connecting the upper computer and TFT by a SOPC, various TFT can be driven. The parameters of TFT are received by the SOPC, and they are resolved as output sequences and electrical levels. It is indicated that the new TFT-LCM avoids the defects of the conventional one, and the applicability of this driver is improved evidently.

Key words: display controller; FPGA; Nios II

1 引 言

随着生活水平的提高, 具有体积小, 功耗低, 色彩绚丽, 显示信息量丰富特点的 TFT 液晶显示屏取代了早期简易的 STN 液晶显示屏, 作为目前最主要的人机交互媒介, 在移动终端、工业控制及便携式电子产品等领域得到广泛应用。作为连接 MCU 和液晶显示屏的核心电路——驱动模块通常都是由专用集成电路(ASIC)组成, 为液晶显示模块(LCM)提供显示数据和时序信号。由于在实际使用中, 存在各种规格的 TFT 液晶显示

器, 如 320×240 , 480×272 , 640×480 , 800×480 , 800×640 , 1024×768 等等, 每一种都需要用专门的显示控制器, 其设计和使用都比较繁琐。本设计采用现场可编程门阵列(FPGA)器件来代替 ASIC^[1-3], 利用可编程片上系统(SOPC)技术实现任意规格的 TFT 液晶显示屏驱动控制器 IP 核的设计, 在使用中通过软件的方法对规格参数进行修改, 即可以完成对任意规格 LCM 的控制。本文选用 Altera 公司 Cyclone 系列 EP1C6Q240C8 器件, 使用 Verylog HDL 硬件描述语言, Quartus II 7.2 和 NiosII EDS 7.2 开发环境, 设计并实现了

收稿日期: 2011-12-21; 修订日期: 2012-01-06

作者简介: 孙之旭(1959—)男, 黑龙江哈尔滨人, 副研究员, 主要研究方向为激光辐射度测量。

任意规格的 TFT 液晶显示屏驱动控制器 IP 核^[4-6]。

2 基于 SOPC 的 LCM 控制器的设计原理

2.1 TFT 液晶显示屏驱动原理

TFT 液晶显示屏的显示驱动原理采用逐行扫描的扫描方式,即当一行被选通以后,这一行中的各列信号同时加到列上,并维持一个扫描行的时间,当这一时间结束后选通下一行,各列的薄膜晶体管电路施加下一行的显示电压^[7-11]。

2.2 基于 SOPC 的 TFT-LCM 控制器原理

目前基于 FPGA 的 LCM 控制器都是针对 STN 型点阵液晶模块,一般由存储器和控制器组成,由上位机负责发送显示数据,并分配存储地址,由控制器生成时序信号。这样往往导致上位机的运行程序复杂(一般情况下上位机还承担着很多其他任务),并且当修改选定的点阵参数后,还要重新设计存储器和控制器,过程烦琐,由于数据传输方式的差异,也不能通过简单修改适用于 TFT。

本文提出的基于 SOPC 设计 TFT-LCM 控制器的想法,即在 FPGA 内构建一个 NIOS II 软核处理器,用该处理器来连接上位机和存储器,通过其内部的程序来接收上位机发送过来的显示数据,设置包括液晶屏的分辨率参数和存储器规模参数在内的各种参数,同时利用该处理器为显示数据顺次的分配存储地址。如果更换液晶屏,只需要修改 NIOS II 软核处理器中的程序,按新的规则设置参数,重新在 Nios II EDS 7.2 环境中编译,然后在 Quartus II 7.2 编译环境中进行整体软硬件编译,就可以生成新规格的 TFT-LCM 控制器,包括生成新的存储器和新的信号输出时序控制器。整个过程只需要在 Nios II EDS 7.2 更改程序所需要的参数,并进行两次编译操作,这个修改参数的过程极其简单,使模块本身具有极大的扩展性。

3 信号时序分析

3.1 TFT-LCM 引脚信号时序分析

一般来说,TFT-LCM 引脚都具有如表 1 的功能描述。

每个 CP 移位脉冲信号都是将一组显示数据

表 1 液晶显示模块(TFT-LCM)引脚信号功能描述
Table 1 Depiction of TFT-liquid crystal module quoter signal function

信号名称	功能描述
DISPOFF	显示开关控制信号
D0~D23	显示数据并行输出端
FLM	帧扫描信号
LP	显示数据锁存信号
CP	移位脉冲信号
M	交流驱动波形信号

(D0~D23)移到移位寄存器中,这是因为 TFT 液晶显示屏有 24 位彩色,每一个像素点都是一个 24 位的二进制数,在一系列 CP 脉冲作用下把完整的一行显示数据存入移位寄存器中。

移位寄存器与锁存器并口相接,当完整的一行显示数据被存入移位寄存器后,在锁存信号 LP 的作用下,该行数据被锁存到锁存器内,并输出给列薄膜晶体管驱动电路。因此 LP 的周期应为一个行周期。

当一帧图像的最后一行显示数据存入移位寄存器后,FLM 帧扫描信号变成高电平,其脉宽维持超过一个 LP 脉宽。因此 FLM 的周期应为一帧图像的时间,即各行 LP 的周期和。

M 是液晶显示模块交流驱动波形信号,是防止液晶单方向扭曲变形,每一帧时间改变一次波形的极性。更为详细的引脚信号时序关系如图 1

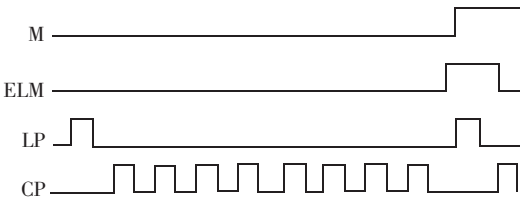


图 1 引脚信号的时序关系 1
Fig. 1 Temporal relation 1 of quoter signal

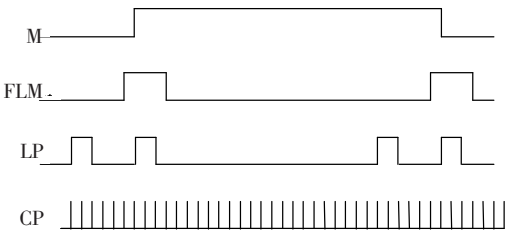


图 2 引脚信号的时序关系 2
Fig. 2 Temporal relation 2 of quoter signal

和图 2 所示。

2.2 总体参数设计

本文所要设计的 TFT-LCM 驱动器点阵数是 $m \times n$ (m, n 都能被 4 整除), 液晶显示器的刷新频率为 a Hz, 信号 CP 的频率为 b MHz, 可得到如下关系:

每一帧的周期为 $10^3/a$ (ms), 这一项应当不大于 30;

每一行的周期为 $10^6/an$ (μ s);

将一行显示数据写入寄存器的时间为 $m/4b$ (μ s);

每一行的空白时间 $[10^6/an] - [m/4b]$ (μ s), 这一项应当不小于 0。

3 模块设计

3.1 液晶控制器的总体设计

液晶控制器的总体设计如图 3 所示。图 3 中上位机(MCU 或是其他处理器)将要显示的数据传给 NIOS II 处理器, NIOS II 处理器中 WR 是 SRAM 写有效引脚, CLKA 是写有效输入时钟, 依据程序将待显示的数据按照显示器的分辨率规格 m 和 n 分配到 SRAM 存储器中, 其写入地址 ADDRA 由 NIOS II 处理器产生; SRAM 容量的设计原则是能装下完整的一帧数据^[12], 即 $2^{k-1} \leq m \times n \times 24 \leq 2^k$, 由于在程序中 24 不是 2 的整数次方, 所以扩展为 $2^{k-1} \leq m \times n \times 32 \leq 2^k$, 据此可以确定 K 值, 由于每个地址单元只能存储 8 位数

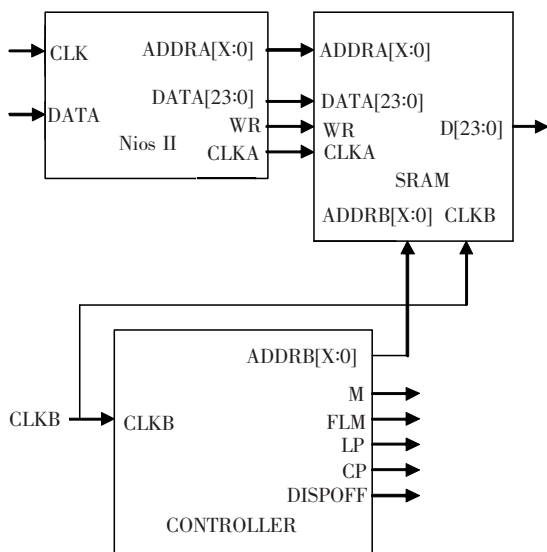


图 3 液晶控制器的总体设计

Fig. 3 Whole design of LC controller

据, 所以共需要 2^{k-3} 个单元, 也就是 $X = K - 3$ 。CONTROLLER(控制器)按照图 1 和图 2 的时序关系产生各个控制信号, 并且产生 SRAM 读地址 ADDR_B, 从 SRAM 的地址 ADDR_B 处输出显示的数据 D[23:0]。

3.2 控制器的设计

根据图 1 和图 2 所示的信号时序关系, CP 与 M 和 FLM 的有效范围相差很多, 因此在一个状态机内实现的难度比较大, 这里采用一种状态分离的思路, 使 CP 和 LP 为一组, LP 和 FLM 为一组, FLM 和 M 一组, 由于 CP 信号中含有空白信号(在输入一行显示数据后), 所以使用时钟信号 CLKB 和内部控制信号 S 得到, 同样地 ADDR_B 也含有空白信号, 也要用时钟信号 CLKB 和内部控制信号 S 得到, 生成图 1 和图 2 所示的各时序关系, 其状态机如图 4, 5 和 6 所示。

图中控制器有所简化。根据 SRAM 容量的设计原则(能装下完整的一帧数据), 当 NIOS II 处理器把一帧完整的数据传入 SRAM 后, 将启动控制器, 由于控制器是采用状态机的方法实现的, 所以当它被启动后, 随着 CLKB(由外部提供)的

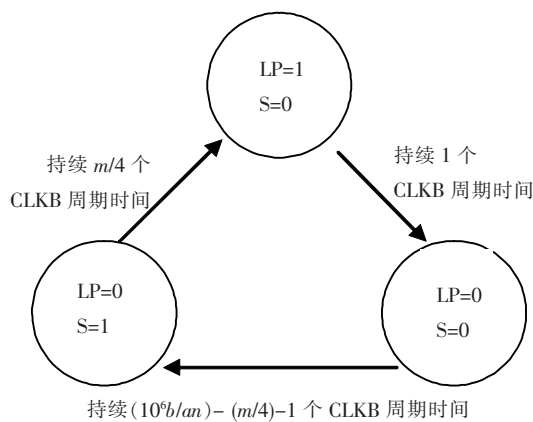


图 4 LC 控制器的状态转换 1

Fig. 4 State transform 1 of LC controller

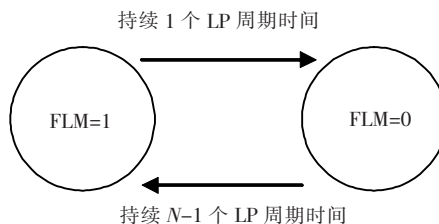


图 5 LC 控制器的状态转换 2

Fig. 5 State transform 2 of LC controller

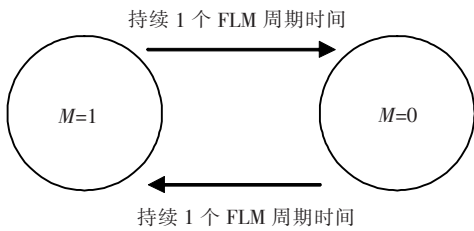


图 6 LC 控制器的状态转换 3
Fig. 6 State transform 3 of LC controller

输入,形成一系列同步信号的输出。如果新 TFT 液晶屏的分辨率 m 和 n 发生变化,由 m, n 与 K 的关系($2^{k-1} \leq m \times n \times 32 \leq 2^k$)可以求得新的 K 值和 X 值。

4 实例设计与验证

本文以 11 cm(4.3 in)480×272 液晶屏为例来设计 TFT-LCM 控制器。
对 480×272 的 TFT-LCM,令其刷新频率为 50 Hz(小于 30 Hz 有明显的闪烁感),时钟信号 CLKB 的频率为 2 MHz,因此每一帧的周期为 20 ms;每一行的数据输入时间为 73.5 μs;将一行显示数据写入寄存器的时间为 60 μs(相当于 120 个 CLKB 时钟周期时间);每一行的空白时间 13.5 μs(相当于 27 个 CLKB 时钟周期时间)。

在 QuartusII 7.2 环境下对设计好的 480×272 规格 TFT-LCM 的控制器进行功能仿真测

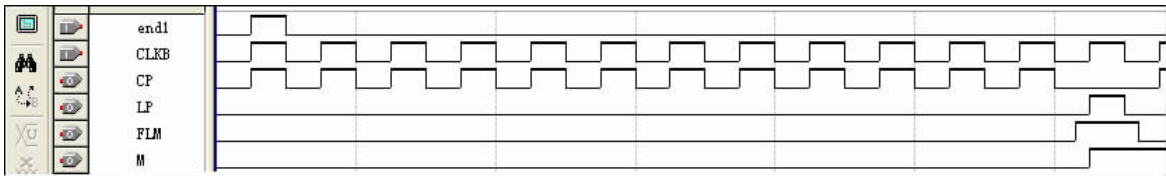


图 7 LC 控制器的一组功能仿真波形
Fig. 7 Function simulation waveform of LC controller

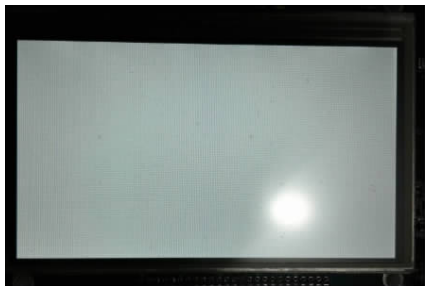


图 8 TFT-LCM 驱动液晶显示屏(a)
Fig. 8 LCD screen driven by TFT-LCM (a)

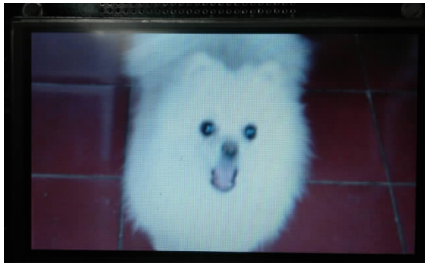


图 9 TFT-LCM 驱动液晶显示屏(b)
Fig. 9 LCD screen driven by TFT-LCM (b)

试,符合设计要求。控制器的一组功能仿真波形如图 7 所示。
完成功能仿真后,经过综合生成门级网表,下载到 Altera 公司 Cyclone 系列 EP1C6Q240C8 器件中。通过实际使用验证,本文的设计 TFT-LCM 控制器的方法能够生成符合要求的时序信号,驱动 TFT 液晶屏。TFT-LCM 驱动液晶显示屏如图 8 和图 9 所示。

5 结 论

这种 TFT-LCM 控制器与上位机组成显示系统后,上位机通过 NIOS II 处理器将显示数据写入 SRAM 中,控制器将显示数据读出,并同步地输出各种控制信号,较好地实现了图形显示。
利用 SOPC 技术和 Verylog HDL 硬件描述语言设计 TFT-LCM 控制器的方法使上位机编程简化,使用方便,可以根据需要定制合适的参数,适应于不同规格的 TFT 液晶显示屏。

